

Carte terasIC DE10-Lite – périphériques

Ce document décrit les connexions existantes entre les périphériques de la carte terasIC DE10-Lite et les broches du FPGA MAX 10 10M50DAF484C7G. Ces informations sont extraites de la documentation technique de la carte terasIC DE10-Lite : https://www.terasic.com.tw/cgi-bin/page/archive_download.pl?Language=English&No=1021&FID=a13a2782811152b477e60203d34b1baa.

Périphérique		Broche
Boutons poussoirs 0/1 : appuyé / relâché	KEY0	B8
	KEY1	A7
LED rouges 0/1 : éteinte / allumée	LEDR0	A8
	LEDR1	A9
	LEDR2	A10
	LEDR3	B10
	LEDR4	D13
	LEDR5	C13
	LEDR6	E14
	LEDR7	D14
	LEDR8	A11
	LEDR9	B11
Interrupteurs 0/1 : bas / haut	SW0	C10
	SW1	C11
	SW2	D12
	SW3	C12
	SW4	A12
	SW5	B12
	SW6	A13
	SW7	A14
	SW8	B14
SW9	F15	
Horloge 50 MHz		P11

Périphérique		Broche
Afficheur 7 segments HEX0 0/1 : allumé / éteint	a	C14
	b	E15
	c	C15
	d	C16
	e	E16
	f	D17
	g	C17
Afficheur 7 segments HEX1 0/1 : allumé / éteint	a	C18
	b	D18
	c	E18
	d	B16
	e	A17
	f	A18
	g	B17
Afficheur 7 segments HEX2 0/1 : allumé / éteint	a	B20
	b	A20
	c	B19
	d	A21
	e	B21
	f	C22
	g	B22

Périphérique		Broche
Afficheur 7 segments HEX3 0/1 : allumé / éteint	a	F21
	b	E22
	c	E21
	d	C19
	e	C20
	f	D19
	g	E17
Afficheur 7 segments HEX4 0/1 : allumé / éteint	a	F18
	b	E20
	c	E19
	d	J18
	e	H19
	f	F19
	g	F20
Afficheur 7 segments HEX5 0/1 : allumé / éteint	a	J20
	b	K20
	c	L18
	d	N18
	e	M20
	f	N19
	g	N20